Структурная схема УЦО

АЛС-ЕН
АЛСН
ВыбАВ, ВыбАГ, СбрА
1АС1
1АС2
ЦКБ (РБ, РБС, ВхЭСК1, ВхЭСК2)
ЦУЛ (РО "контр. кл. ЭЖ, РЛН)
САУТ-Вкл, ЭСК-Вкл, ВхЭЛК1
ISIT÷ISI3
ISOT÷ISO3
SETT÷SET3
ОТВГ, КСТ
ЭК, ЭК/Ж, ЭЖ
tЭЛК1
UPR1
UPR2
NET1
NET2
2АС1
2АС2
2(308)
ВхЭЛК2
tЭЛК2

Шина объединения одноименных сигналов двух комплектов

ВыбАВ, ВыбАГ
СбрА
АЛС-ЕН
+5ОБС, -5ОБС
АЛСН
ЦКБ
ЦУЛ
САУТ1
САУТ2
ISIT÷ISI3
ISOT÷ISO3
SETT÷SET3
ОТВГ, КСТ
ЭК, ЭК/Ж, ЭЖ
ВыбАВ, ВыбАГ
СбрА
АЛС-ЕН-
+5ОБС, -5ОБС
АЛСН
ЦКБ
ЦУЛ
САУТВкл, ЭСК-Вкл
САУТ1
САУТ2
tСАУТ1 + tСАУТ2
ISIT÷ISI5
ISOT÷ISO5
SETT÷SET5
ОТВГ, КСТ
ЭК, ЭК/Ж, ЭЖ
UPR1
UPR2

Формирователь АЛС-ЕН
Формирователь ДС
Формирователь Входных сигналов матричный
Формирователь Выходных сигналов для САУТ
Формирователь последовательных интерфейсов
Формирователь Выходных сигналов
Ячейка подключения

TEST
1÷4
1'÷4'
OUT0 ÷ OUT5
активность
активность2
ALS-EN1
ALS-EN2
DPS1
DPS2
SAUT1
SAUT2
ISI5
ISI5
ISIT÷ISI4
ISOT÷ISO3
SETT÷SET3

UPR1
UPR2
ALS-EN2
DPS2
DPS1
1'÷4'
1÷4
SAUT2
ISI5

Схема предобработки АЛС-ЕН и ДС
Буфер матричного формирователя
Схема Выработки сигналов для САУТ
Адаптер последовательного интерфейса
АПИО, АПИ1
ДПИ Вых
Коммутатор последовательных интерфейсов
Порт Выходов
Активность
ДПИ Вх
Данные
Адрес, управление
tопорн. САУТ
11SIS
1SOS
отказ
Активность
СБРОС 1
Запрос СК1
Схема контроля
сброс2
Запрос СК2
ДСК2, Упр. ЭЛК2
tопорн. СК
ДСК1, Упр. ЭЛК1
Адрес, Управление
Данные
1TEST
11÷14
Микроконтроллер и обрамление (ядро)
Д ОБМ Вых1
Д ОБМ Вх1
Д ОБМ Вх2
Д ОБМ Вых2
Адрес П
Управление П
Данные П
ДМ Вых
ДМ Вх
Память постоянных характеристик
Схема подключения к магистрали
отказ
отказ
Активность
tЭЛК1
Активность2

канал 1
канал 2
Ячейка контроллера АЛС-ЕН2
комплект 1
комплект 2
NET 1
NET 2

Рис. 5.3